

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **63292462 A**

(43) Date of publication of application: 29.11.88

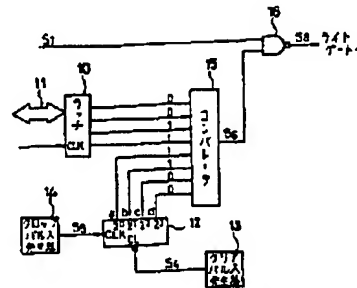
(51) Int. Cl.

G11B 20/12**G11B 20/10**(21) Application number: **62125965**(71) Applicant: **RICOH CO LTD**(22) Date of filing: **25.05.87**(72) Inventor: **KAWASHIMA SHINICHIRO****(54) FORMAT SYSTEM FOR MAGNETIC DISK DEVICE****(57) Abstract:**

PURPOSE: To attain a partial format by counting a clock pulse of a prescribed period after an index pulse has been generated, and generating a light gate signal by a coincidence signal with a desired number of sectors stored and held in a holding circuit.

CONSTITUTION: A binary counter 12 which is cleared by a clear pulse generator 13 in accordance with the generation of an index pulse counts a clock from a clock pulse generator 14 in which the sector write time length from the clock pulse generator 14 is a period. This counting value and the number of sectors to be formatted which are stored and held in a latching circuit 10 are compared by a comparator 15, and by a coincidence output of the comparator 15, a NAND gate 16 is controlled and a light gate signals S_7 from a disk controller is outputted. In such a way, a sound data in the data of one track can be formatted partially without being broken down.

COPYRIGHT: (C)1988,JPO&Japio



発明の名称 磁気ディスク装置のフォーマット方式

②特 願 昭62-125965

③出 願 昭62(1987)5月25日

発明者 川 島 伸 一 郎 東京都大田区中馬込1丁目3番6号 株式会社リコー
 代理人 株式会社リコー 東京都大田区中馬込1丁目3番6号
 代理人 弁護士 紋 田 誠

明 細 書

発明の名称

磁気ディスク装置のフォーマット方式

特許請求の範囲

(1) 磁気ディスクのフォーマットが破壊されている箇所をフォーマットし直す磁気ディスク装置のフォーマット方式において、フォーマットし直すべきセクタ数を予め記憶保持する保持回路と、セクタ書き込み時駆動の隔期のクロックパルスが発生するクロックパルス発生源と、このクロックパルスをインデックスパルス発生後からカウント開始するカウンタと、このカウンタの値と前記保持回路の値を比較し一致信号を出力するコンパレータと、この一致信号に応じて磁気ディスク装置のライトゲート信号を発生する回路とを備え、このライトゲート信号でデータの書き込みを行なうことに

コンパレータから出力される一致信号のより出す回路を設け、この回路出力に応じて磁気ディスク装置のライトゲート信号を発生させる特徴とする磁気ディスク装置のフォーマット方式

3. 発明の詳細な説明

〔技術分野〕

本発明はフロッピーディスクやハードディスク等の磁気ディスク装置のフォーマット方式に関する。

〔従来技術〕

磁気ディスクシステムの一般的構成を示す。磁気ディスク装置1は、1乃至複数のディスクを有し、インタフェース(例えばST506)としてディスクコントロール用LSI3に接続される。ディスクコントロール用LSI3は、システム4を介して図示せぬCPU、メモリと接続され、

この構成で、磁気ディスク装置1のフォーマット動作は、第5図のタイムチャートに示すように行なわれる。即ち、ディスクコントロール用LS13は、磁気ディスク装置1からディスク1回転毎に発生するインデックスパルスS₁をドライバ/バッファ21を介して受け取ると、ライトゲート信号S₂を磁気ディスク装置1に出力し、ライトゲートを閉く。同時にフォーマット用のライトデータS₃をドライバ22を介して出力する。このライトデータS₃は、10部、データ部等よりなる各セクタのフォーマットを行なうに必要なデータからなり、1トラック分(図示例では16セクタ分)のフォーマット動作が一度に行なわれる。

このように、従来の磁気ディスク装置においては、ディスクコントロール用LS13から出力される

カウントして両者が一致したとき、ライトゲート信号を磁気ディスク装置に入力して破壊されたセクタのみのフォーマットを行ない得るようにしたものである。

以下、本発明の実施例を図面を参照して説明する。

第1図は本発明の実施例に回路構成図を示したもので、ラッチ10は、データバス11を介して図示せぬCPUに接続され、CPUからの指令に基づき、フォーマットしたいセクタ数がセットされる。バイナリカウンタ12にはクリアパルスS₄がクリアパルス発生器13より入力されると共に、セクタ番送時間長と同一周期のクロックパルスS₅がクロックパルス発生器14より入力される。コンパレータ15はラッチ10の出力とバイナリカウンタ12の出力を比較し、一致したとき出力S₆をNANDゲート16

イト動作が不能になるのは、一部分のセクタの破壊による場合が多い。このため、装置によると、一部リード/ライト不能も1トラック全体のフォーマット動作に全なデータまでが失なわれてしまい、次の手動によるデータの再設定をしなければならない場合は、労力を要する問題点があった。

【目的】

本発明は、上記の問題点を解決し、フォーマットを可能とした磁気ディスク装置の方式を提供することを目的とする。

【構成】

このため本発明は、フォーマットしたを予め記憶しておくと共に、各セクタ毎に同期するクロックパルスを発生させ

本実施例においては、部分フォーマットの場合に、以上のように構成される図1のS₃を第5図に説明したライトゲート信号りに磁気ディスク装置1に入力する。

今、セクタ3が破壊され、この部分のフォーマットする例につき、更に第2図のタイムチャート参照して説明する。この場合ラッチ10にセクタ数3即ち0011をセットしておく。

磁気ディスク装置からのインデックスパルス立上りに同期して、クリアパルス発生器13よりクリアパルスS₄を発生しバイナリカウンタ12をクリアする。同時にクロックパルス発生器14よりクロックパルスS₅の立上りに同期してクロックパルスS₅を発生する。このクロックパルスS₅はセクタ番送時間長と同じ時間長に設定すれば、磁気ディスクの回転数を3600rpmと

クタ12のカウント値はセクタ数に一致している。

コンパレータ15は、そのバイナリカウンタ12のカウンタ値とラッチ10に予めラッチされたセクタ2と比較し、一致したとき信号S₀を「H」にする。これにより、NANDゲート16からは、その間のみ「L」になるライトゲート信号S₀が出力する。

このライトゲート信号S₀を前述第3図のライトゲート信号S₂の代りに磁気ディスク装置1に入力することにより、その間のみライトゲートS₀が磁気ディスク装置1の図示せぬ書き込みヘッドに印加されて、セクタ3のみフォーマット動作が行なわれる。

ところで、以上の実施例によるとフォーマット動作は1セクタ分全体について行なわれ、データ

15とNANDゲート16の間にワンショットマルチバイブレータ17を設け、コンパレータ15の出力立上りからセクタのID部の時間長だけ「H」信号S₀をNANDゲート16に入力するようにである。

この構成により、第4図のフローチャーズ如く、コンパレータ15の出力S₀は、デコンترل用LSIから磁気ディスク装置3のデータを入力するタイミングで「H」と一方、ワンショットマルチバイブレータ17の出力信号S₀の立上りに同期してセクタ3のデータを書き込むタイミング時間「H」となるを出力する。これにより、NANDゲート16がセクタ3のID部をフォーマットする間「L」と

トゲート信号が出力される。この信号が磁気ディスク装置1の図示せぬ書き込みヘッドに印加される結果、セクタ3のID部のみのフォーマット動作が実行される。

なお、本実施例による部分フォーマット動作は、ラック上、1ヶ所に限らず、複数の破壊箇所がある場合は、例えばラッチ10を複数設け、それら順次切換えるなどして複数個所のフォーマット動作を行なわせることもできる。

また、ラッチ10へのフォーマット動作を行なわたいセクタ数の設定は、オペレータによる手動設定でも、また、自動設定でもいずれも可能である。

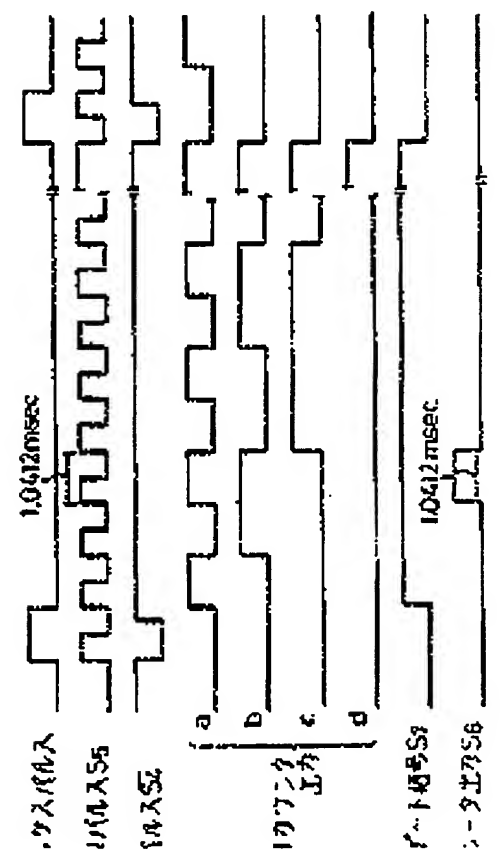
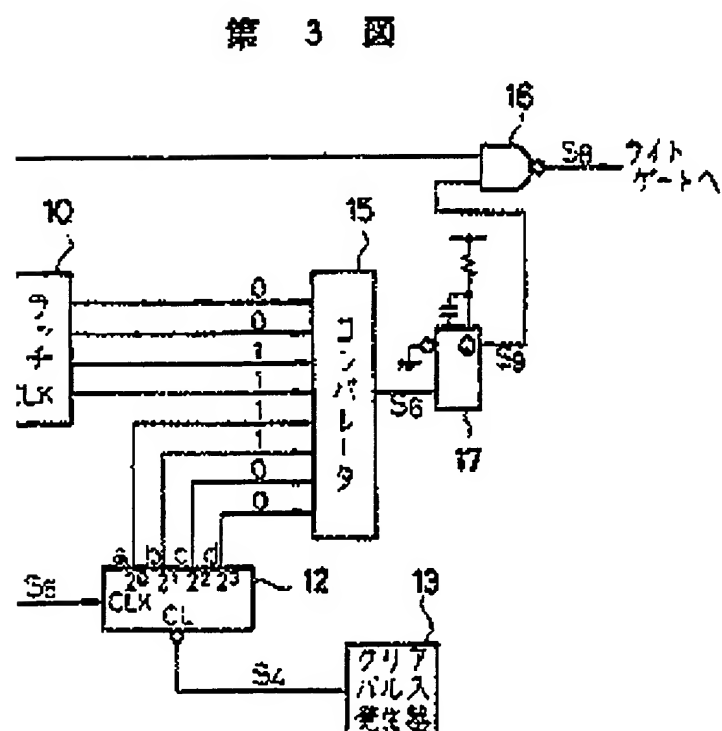
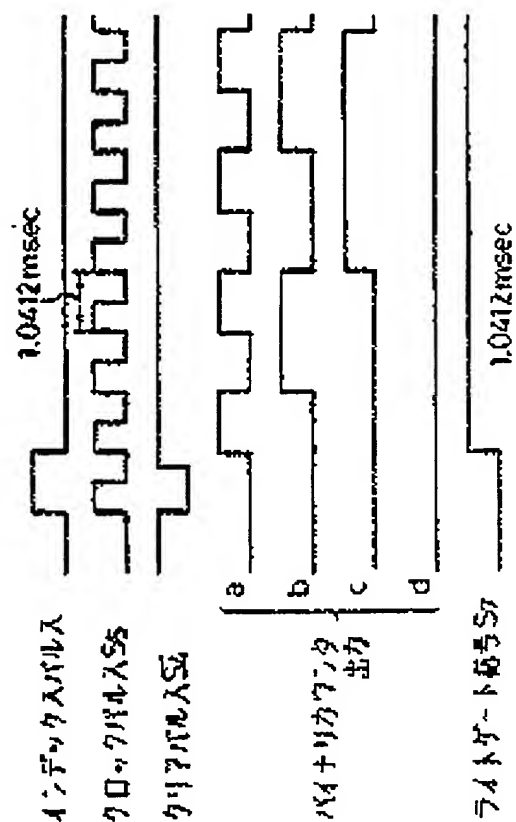
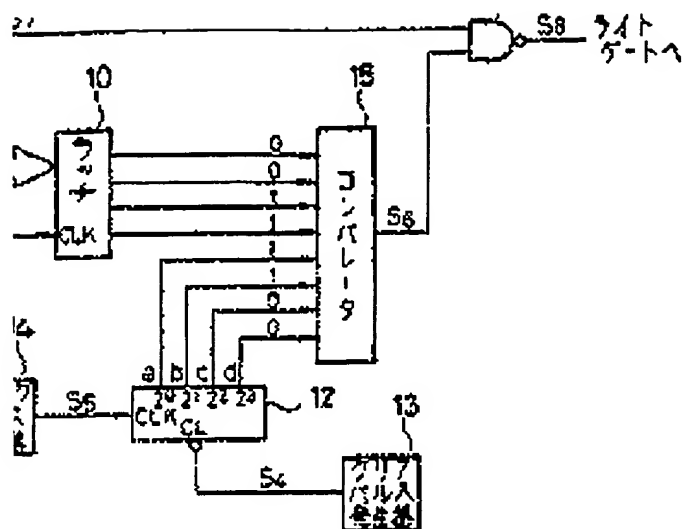
【効果】

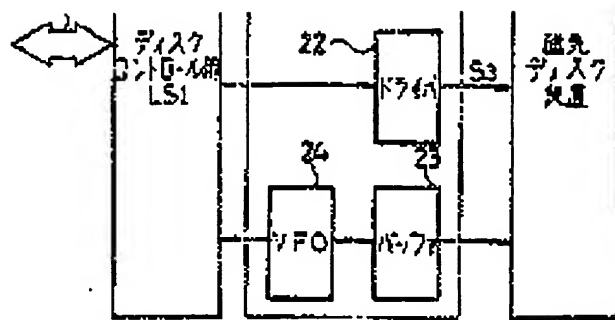
以上説明したように、本発明によれば、部分フォーマット動作が可能となることから、大抵なデー

ト信号発生回路構成図、第2図は第1図の説明するためのタイムチャート、第3図は本発明の実施例に係わるライトゲート信号発生回路図、第4図は第3図の動作を説明するためのタイムチャート、第5図は一般的な磁気ディスク構成図、第6図は第5図の動作を説明するためのタイムチャートである。

10 … ラッチ、11 … データバス、12 … バイナリカウンタ、13 … クリアパルス発生器、14 … クロックパルス発生器、15 … コンパレータ、16 … NANDゲート、17 … ワンショットマルチバイブレータ。

代理人 弁理士 牧 田 誠





第 6 図

